

# Diodes et transistors

Valentin Gies

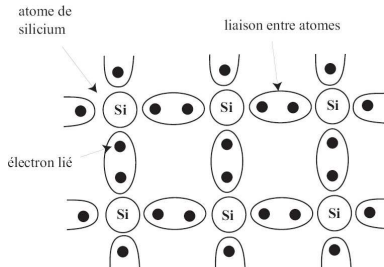
Seatech - 4A  
Université de Toulon (UTLN)

# Plan du cours

- 1 **Semi-conducteurs**
  - Silicium non dopé
  - Silicium dopé
- 2 **Diodes**
  - Principe
  - Utilisation
  - Les diodes particulières
- 3 **Transistor bipolaires**
  - Principe de fonctionnement
  - Régime saturé : tout ou rien
  - Régime linéaire : amplification
- 4 **Transistors à effet de champ MOSFET**
  - Principe du transistor MOSFET
  - Régime saturé : Tout ou Rien
  - Régime linéaire : amplification

# Le silicium non dopé

- Structure cristalline du silicium non dopé :



- Propriétés :

- Structure cristalline très rigide.
- 4 liaisons par atome assurant la rigidité du cristal.

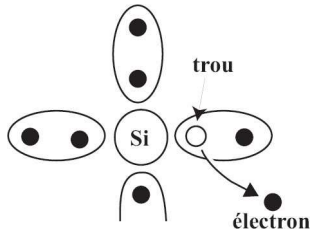
# Le silicium non dopé

## Bloc de silicium en salle blanche :



# Création d'une paire électron-trou

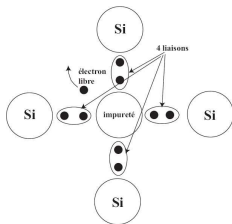
- Création d'une paire électron-trou :



- Sous l'action de la température, un électron provenant d'une liaison peut se **libérer**.
- L'**électron** (chargé négativement) laisse à sa place un **trou** (chargé positivement).
- Les trous et électrons sont appelés **porteurs libres** ⇒ ils sont le **support du courant électrique**.

# Le silicium dopé (1)

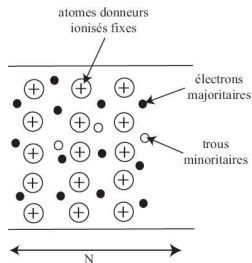
- On rajoute des impuretés à la place d'atomes de Si :



- Si l'impureté a 5 électrons (cas de la figure, *phosphore*) : **1 électron est libre**  $\Rightarrow$  le dopage est de **type N** (charge Négative)
- .
- Si l'impureté a 3 électrons (*bore*) : **1 électron est libre**  $\Rightarrow$  le dopage est de **type P** (charge Positive).

## Le silicium dopé (2)

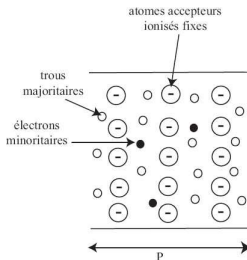
Dans un **semi-conducteur dopé N**, on a donc :



- Des **électrons**, porteurs libres **majoritaires** apportés par les impuretés (phosphore).
- Des **trous**, porteurs libres **mineurs** dus à l'agitation thermique.
- Des **ions fixes chargés positivement** : les impuretés ayant perdu un électron (bore).

# Le silicium dopé (3)

Dans un **semi-conducteur dopé P**, on a donc :

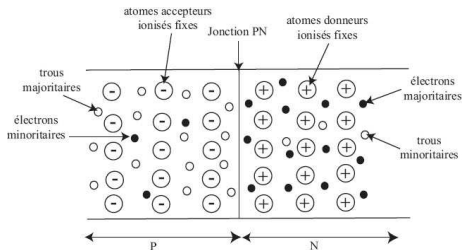


- Des **trous**, porteurs libres **majoritaires** apportés par les impuretés.
- Des **électrons**, porteurs libres **minoritaires** dus à l'agitation thermique.
- Des **ions fixes chargés négativement** : les impuretés ayant perdu un trou.



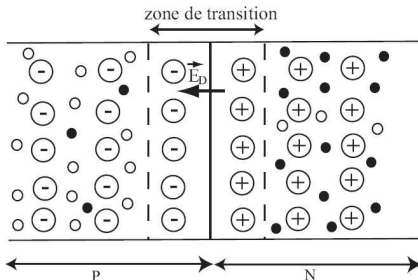
# La jonction PN (diode) (1)

- Si l'on place un **semiconducteur P** à côté d'un **semi-conducteur N**, que se passe-t-il ?



# La jonction PN (diode) (2)

- Les **porteurs majoritaires** de chaque coté **diffusent** (passent de l'autre coté).
- Les **électrons et trous** qui se rencontrent se **recombinent** ("disparition").

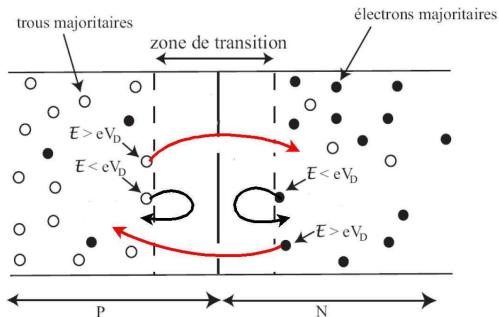


- Dans la zone de transition : il n'y a **plus de porteurs libres**, il reste les **ions fixes**.  
 ⇒ **Zone de charge d'espace (ZCE)**.

# La jonction PN (diode) (3)

## La ZCE : un concours de saut en hauteur pour porteurs libres

- Elle agit globalement comme une barrière de potentiel  $V_D$ .
- Seuls les électrons ou les trous ayant une énergie supérieure à  $eV_D$  peuvent passer :

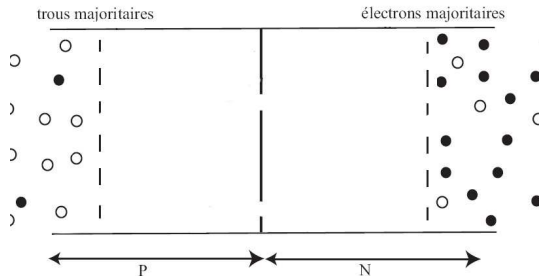


Les ions fixes sont non représentés

# La jonction PN (diode) (4)

## Diode polarisée en inverse

- La **barrière de potentiel**  $V_D$  augmente.
- Peu de porteurs ont l'énergie suffisante pour passer : la diode se comporte comme un **interrupteur ouvert**.

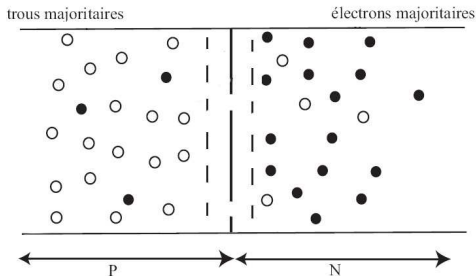


- **Rq** : il existe toujours un **courant inverse**  $I_S$  dû aux porteurs minoritaires (quelques nA).

# La jonction PN (diode) (5)

## Diode polarisée en direct

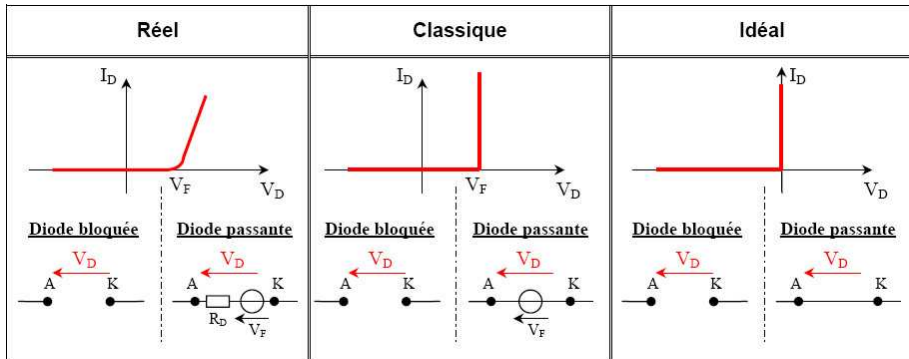
- La **barrière de potentiel**  $V_D$  **diminue**.
- A partir d'une **tension de seuil** : les porteurs peuvent passer et la diode se comporte comme un **interrupteur fermé**.



# La jonction PN (diode) (6)

## Caractéristique courant-tension d'une diode

- Expression du **courant dans une diode** :  $I = I_s(e^{\frac{eV_D}{kT}} - 1)$
- **Modèles à connaître** :



# La jonction PN (diode) (7)

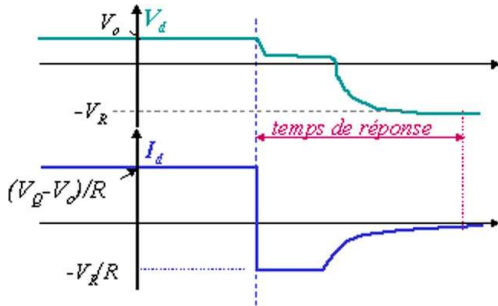
## Paramètres importants d'une diode

- $V_F$  : Tension de seuil.
- $R_D$  : Résistance interne de la diode.
- $I_F$  : Courant direct maximum supporté par la diode en continu.
- $I_{Fmax}$  : Valeur crête limite du courant direct.
- $V_{Rmax}$  : Tension crête inverse maximum supporté par la diode.
- $t_{rr}$  : Temps de recouvrement inverse (pour passer de l'état passant à l'état bloqué).
- $t_{dt}$  : Temps de recouvrement direct (pour passer de l'état bloqué à l'état passant).

# La jonction PN (diode) (8)

## Limitation d'une diode en commutation

- $t_{rr}$  : **Temps de recouvrement inverse** (pour passer de l'état passant à l'état bloqué) :



- $t_{dt}$  : **Temps de recouvrement direct** (pour passer de l'état bloqué à l'état passant) : idem dans l'autre sens.



# Les montages à diodes

## Diode = Hypothèse

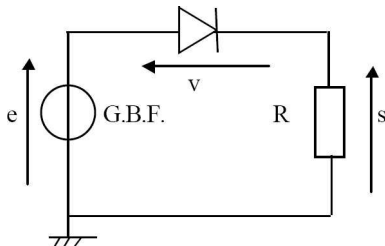
Si le mode de fonctionnement d'une diode n'est pas trivial, on fait une **hypothèse** et on la vérifie (ou pas) *a posteriori*.

- **Diode passante** : elle se comporte comme un fil  $\Rightarrow$  **on vérifie** que  $i_D > 0$ .
- **Diode bloquée** : elle se comporte comme un circuit ouvert  $\Rightarrow$  **on vérifie** que  $V_D < 0$ .

Si l'hypothèse est fautive, on en refait une autre...

# Exemple de montage à diodes

Redressement mono-alternance à l'aide d'une diode :



On suppose la diode idéale :  $\Rightarrow$  Etudier  $V_s$  en fonction de  $V_e$  pour  $V_e > 0$  et pour  $V_e < 0$ .

# Exemple de montage à diodes

- Si  $V_e > 0$  :

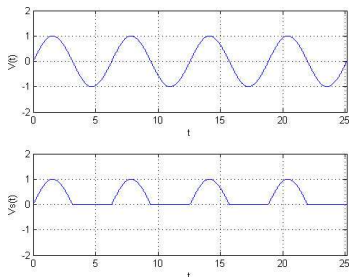
Supposons que la diode est **passante** : elle se comporte comme un fil. On a  $V_s = V_e$  et  $i = V_e/R > 0$ .  $\Rightarrow i > 0$ , l'**hypothèse est vérifiée**

- Si  $V_e < 0$  :

Supposons que la diode est **passante** : elle se comporte comme un fil. On a  $V_s = V_e$  et  $i = V_e/R < 0$ .  $\Rightarrow i > 0$ , l'**hypothèse est fausse**, la diode est **bloquée**.  $\Rightarrow i = 0 \Rightarrow V_s = 0$ .

# Exemple de montage à diodes

Redressement mono-alternance à l'aide d'une diode :  
Chronogrammes

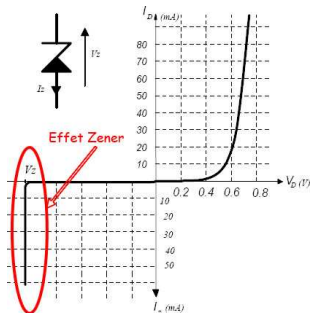


$$\langle V_S \rangle = \frac{V_{max}}{\pi}$$

L'intérêt d'un tel montage est de générer une tension ayant une composante continue à partir d'une tension sinusoïdale (alimentation secteur par exemple).

# La diode Zener

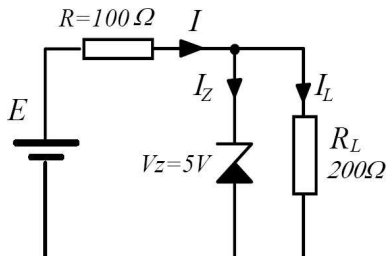
- Si on polarise en **inverse** une diode Zener en dessous de  $V_Z$  (tension Zener), elle devient passante en sens inverse.
- **Caractéristique courant-tension :**



- La résistance Zener en conduction est quasi-nulle.

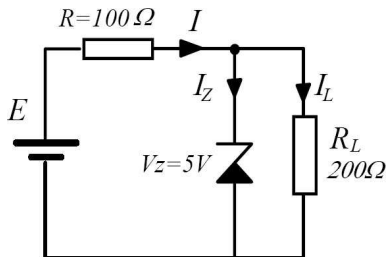
# Stabilisation de tension à l'aide d'une diode Zener

Exemple de **stabilisation de tension** à l'aide d'une diode Zener :



⇒ Etudier le fonctionnement du montage pour  $E = 3V$  et  $E = 9V$  :

# Stabilisation de tension à l'aide d'une diode Zener(1)



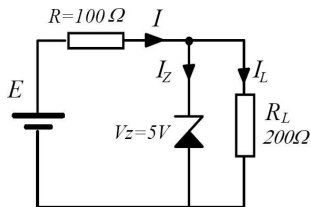
- **E=3V :**

On suppose que la diode Zener est bloquée :

$$V_L = \frac{R_L}{R + R_L} E = \frac{200}{300} 3 = 2V$$

$V_L < V_Z$ , donc la diode Zener est bien bloquée et ne joue aucun rôle.

# Stabilisation de tension à l'aide d'une diode Zener(2)



- **$E=9V$  :**

On suppose que la diode Zener est bloquée :

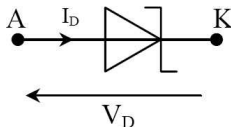
$$V_L = \frac{R_L}{R + R_L} E = \frac{200}{300} 9 = 6V$$

$V_L > V_Z$ , donc l'hypothèse est fautive : la diode est passante et donc  $V_L = 5V$ .

- **La diode Zener stabilise la tension de sortie à  $V_L = V_Z$ .**



# La diode Schottky



- L'inconvénient des diodes classiques est la présence de temps de recouvrements importants  
⇒ limite le **fonctionnement à haute fréquence**.
- La diode Schottky permet de :
  - **réduire le temps de recouvrement** à des valeurs très faibles.
  - **réduire la tension de seuil**.

# Le transistor en électronique

## ● De nombreuses utilisations :

- Fonctionner en **interrupteur commandé** : essentiel pour l'électronique numérique.
- **Amplifier un signal** : amplificateur de tension, de courant, de puissance
- Etre utilisé comme une **source de courant**

## ● Ses formes :

- **Composant discret**.
- **Circuit intégré** : de quelques unités (ex : AO) à quelques millions de transistors par circuit (ex. 1.4Md dans les Ivy Bridge de chez Intel).

## ● Types de transistors :

- **Transistor bipolaire** : source de courant pilotée en courant
- **Transistor à effet de champs** (JFET ou MOSFET) : source de courant pilotée en tension.

# Le transistor en électronique

## ● De nombreuses utilisations :

- Fonctionner en **interrupteur commandé** : essentiel pour l'électronique numérique.
- **Amplifier un signal** : amplificateur de tension, de courant, de puissance
- Etre utilisé comme une **source de courant**

## ● Ses formes :

- **Composant discret.**
- **Circuit intégré** : de quelques unités (ex : AO) à quelques millions de transistors par circuit (ex. 1.4Md dans les Ivy Bridge de chez Intel).

## ● Types de transistors :

- **Transistor bipolaire** : source de courant pilotée en courant
- **Transistor à effet de champs** (JFET ou MOSFET) : source de courant pilotée en tension.

# Le transistor en électronique

## ● De nombreuses utilisations :

- Fonctionner en **interrupteur commandé** : essentiel pour l'électronique numérique.
- **Amplifier un signal** : amplificateur de tension, de courant, de puissance
- Etre utilisé comme une **source de courant**

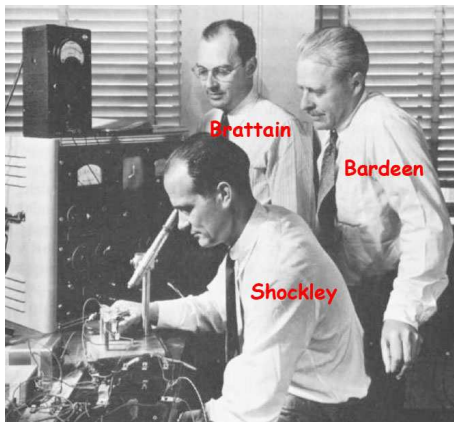
## ● Ses formes :

- **Composant discret**.
- **Circuit intégré** : de quelques unités (ex : AO) à quelques millions de transistors par circuit (ex. 1.4Md dans les Ivy Bridge de chez Intel).

## ● Types de transistors :

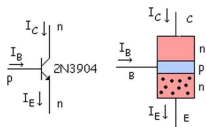
- **Transistor bipolaire** : source de courant pilotée en courant
- **Transistor à effet de champs** (JFET ou MOSFET) : source de courant pilotée en tension.

# Les inventeurs du transistor



# Types de transistors bipolaires

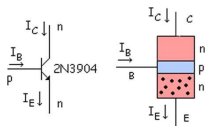
## NPN



- Une couche N fortement dopée constituant l'émetteur.
- Une couche P **très mince** et faiblement dopée constituant la base.
- Une couche N faiblement dopée constituant le collecteur.

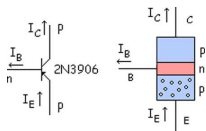
# Types de transistors bipolaires

## NPN



- Une couche N fortement dopée constituant l'émetteur.
- Une couche P **très mince** et faiblement dopée constituant la base.
- Une couche N faiblement dopée constituant le collecteur.

## PNP



- Une couche P fortement dopée constituant l'émetteur.
- Une couche N **très mince** et faiblement dopée constituant la base.
- Une couche P faiblement dopée constituant le collecteur.

# Principe du transistor bipolaire NPN (1)

- **La jonction PN base-émetteur (BE) : une diode**  
Fonctionne comme une diode si le collecteur est ouvert (non connecté).
- **L'effet transistor :**
  - Conditions : **BE est polarisée en direct** (passante), BC polarisée en inverse  $\Leftrightarrow V_C > V_B > V_E$
  - Comme BE est polarisée en direct, un courant d'électrons arrive à la base (B).
  - La base étant de type P, les électrons sont des porteurs minoritaires (vis à vis de P)  $\Rightarrow$  ils sont catapultés par la jonction **BC polarisée en inverse** : la majorité des électrons ressort par le collecteur, le reste par la base.
- Finalement, on a :  $I_C = \beta I_B$ , avec  $\beta \simeq 200$



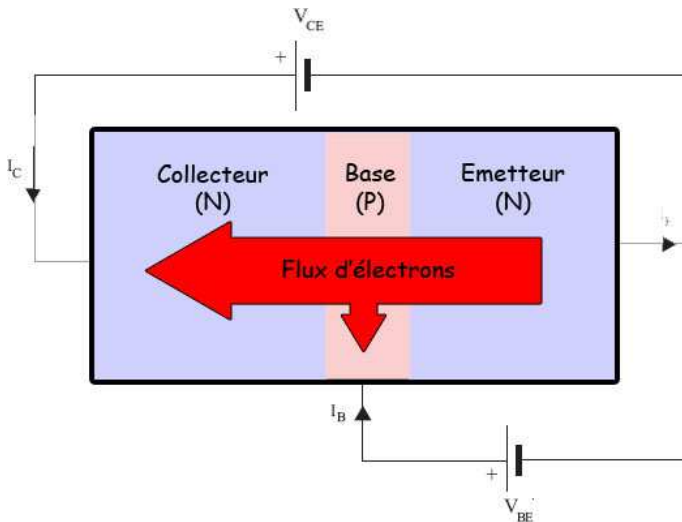
# Principe du transistor bipolaire NPN (1)

- La **jonction PN base-émetteur (BE) : une diode**  
Fonctionne comme une diode si le collecteur est ouvert (non connecté).
- **L'effet transistor :**
  - Conditions : **BE est polarisée en direct** (passante), BC polarisée en inverse  $\Leftrightarrow V_C > V_B > V_E$
  - Comme BE est polarisée en direct, un courant d'électrons arrive à la base (B).
  - La base étant de type P, les électrons sont des porteurs minoritaires (vis à vis de P)  $\Rightarrow$  ils sont catapultés par la jonction **BC polarisée en inverse** : la majorité des électrons ressort par le collecteur, le reste par la base.
- Finalement, on a :  $I_C = \beta I_B$ , avec  $\beta \simeq 200$

# Principe du transistor bipolaire NPN (1)

- La **jonction PN base-émetteur (BE) : une diode**  
Fonctionne comme une diode si le collecteur est ouvert (non connecté).
- **L'effet transistor :**
  - Conditions : **BE est polarisée en direct** (passante), BC polarisée en inverse  $\Leftrightarrow V_C > V_B > V_E$
  - Comme BE est polarisée en direct, un courant d'électrons arrive à la base (B).
  - La base étant de type P, les électrons sont des porteurs minoritaires (vis à vis de P)  $\Rightarrow$  ils sont catapultés par la jonction **BC polarisée en inverse** : la majorité des électrons ressort par le collecteur, le reste par la base.
- Finalement, on a :  $I_C = \beta I_B$ , avec  $\beta \simeq 200$

# Principe du transistor bipolaire NPN (2)



# Régimes de fonctionnement du transistor bipolaire

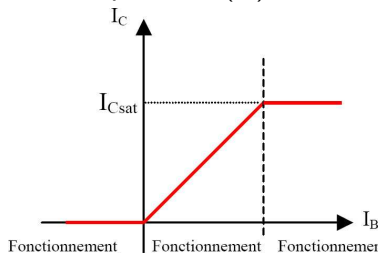
- **Régimes de fonctionnement :**

- Si  $I_B = 0$  ( $V_{BE} \leq 0$ ) : **transistor bloqué**, rien ne circule ( $\Rightarrow$  état logique 0 en électronique numérique).
  - Si  $I_B > I_{CC}/\beta \Rightarrow V_{CE} = 0$  : **transistor saturé**  $I_C = I_{CC}$  ( $\Rightarrow$  état logique 1 en électronique numérique).
  - Si  $I_B > 0$  : **transistor en régime linéaire**  $I_C = \beta I_B$  (effet transistor).
- Le transistor se comporte comme un **interrupteur commandé** mais dispose également d'un mode **source de courant pilotée en courant** : caractéristique  $I_C = f(I_B)$  :

# Régimes de fonctionnement du transistor bipolaire

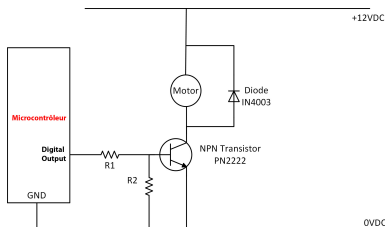
## ● Régimes de fonctionnement :

- Si  $I_B = 0$  ( $V_{BE} \leq 0$ ) : **transistor bloqué**, rien ne circule ( $\Rightarrow$  état logique 0 en électronique numérique).
  - Si  $I_B > I_{C_{CC}}/\beta \Rightarrow V_{CE} = 0$  : **transistor saturé**  $I_C = I_{C_{CC}}$  ( $\Rightarrow$  état logique 1 en électronique numérique).
  - Si  $I_B > 0$  : **transistor en régime linéaire**  $I_C = \beta I_B$  (effet transistor).
- Le transistor se comporte comme un **interrupteur commandé** mais dispose également d'un mode **source de courant pilotée en courant** : caractéristique  $I_C = f(I_B)$  :



# Transistor bipolaire NPN en régime saturé

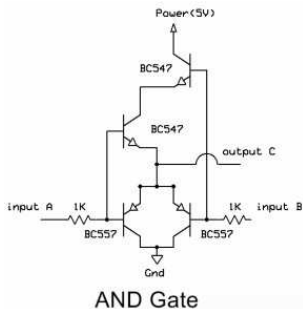
Le **régime saturé** permet de faire fonctionner le transistor bipolaire en commutation. Il est utilisé pour commander des charges ne pouvant être pilotées par la sortie d'un microcontrôleur en raison de leur courant important (lampe ou moteur par exemple).



- Pour que le courant passe dans la charge (collecteur), il faut un courant en provenance du microcontrôleur (base)
- Le courant de base est  $\beta \simeq 200$  fois plus faible que le courant dans la charge !

# Transistor bipolaire NPN en régime saturé : utilisation dans des portes logiques

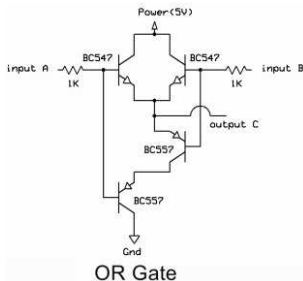
Les transistors bipolaires peuvent être utilisés en portes logiques. Par exemple une porte *ET* :



- Lorsque les deux entrées sont à 1, les deux transistors *NPN* du dessus sont passants et les deux transistors *PNP* du bas sont bloqués : la sortie vaut 1.
- Lorsque l'une des entrées est à 0, le transistor *NPN* correspondant est bloqué et le transistor *PNP* correspondant est passant : la sortie vaut 0.

# Transistor bipolaire NPN en régime saturé : utilisation dans des portes logiques

Porte logique *OU* :

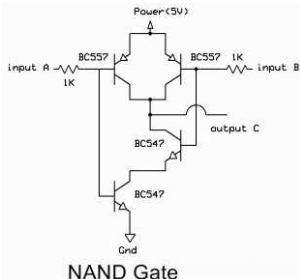


- Lorsque l'une des deux entrées est à 1, le transistor *NPN* correspondant est passant et le transistor *PNP* correspondant est bloqué : la sortie vaut 1.
- Lorsque les deux entrées sont à 0, les deux transistors *NPN* du dessus sont bloqués et les deux transistors *PNP* du bas sont passants : la sortie vaut 0.



# Transistor bipolaire NPN en régime saturé : utilisation dans des portes logiques

Porte logique *NON ET* :



- Lorsque les deux entrées sont à 1, les deux transistors *NPN* du bas sont passants et les deux transistors *PNP* du haut sont bloqués : la sortie vaut 0.
- Lorsque l'une des entrées est à 0, le transistor *NPN* correspondant est bloqué et le transistor *PNP* correspondant est passant : la sortie vaut 1.

# Transistor bipolaire NPN en régime linéaire

Le **régime linéaire** permet de faire fonctionner le transistor bipolaire en **amplification**. Il est utilisé (le plus souvent au sein de composants intégrés) pour les fonctions suivantes :

- **Préamplification :**

- Amplification de petits signaux issus de capteurs ou d'antennes radio.
- Amplification différentielle de signaux en environnement bruité (ex. médical).

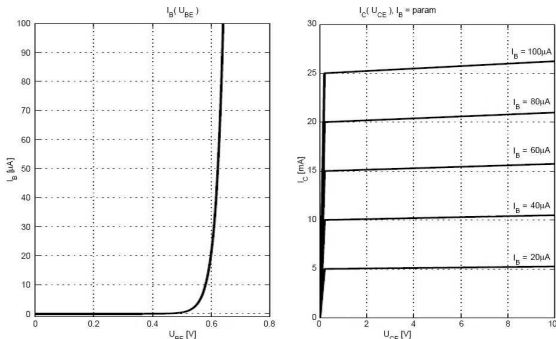
- **Amplification de puissance :**

- Amplification courant-tension : ex. montage classe A (ampli audio)
- Amplification de courant : ex. montage classe AB

Les applications liées à l'amplification seront vues en 2<sup>e</sup> année, le cours de 1<sup>ère</sup> année étant plus orienté électronique numérique.

# Transistor bipolaire NPN en régime linéaire (1)

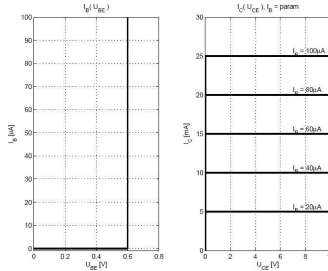
Le **régime linéaire** est le régime d'amplification du transistor bipolaire. Sa **caractéristique réelle** est la suivante :



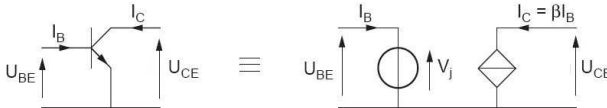
- Rq :  $I_B = f(V_{BE})$  est la caractéristique d'une diode.
- Rq :  $I_C$  n'est pas parfaitement constant en fonction de  $V_{CE}$   
 $\Rightarrow$  effet Early.

# Transistor bipolaire NPN en régime linéaire (2)

## Caractéristique idéalisée en régime linéaire



## Schéma équivalent en régime linéaire



# Etude du transistor bipolaire en régime linéaire

**L'étude du transistor bipolaire en régime linéaire se fait en deux étapes :**

- **Polarisation** : Mise en état de fonctionnement en amplification du transistor bipolaire .
- **Petits signaux** : Calcul des gains en amplification.

# Polarisation du transistor bipolaire (1)

## Qu'est-ce que la polarisation ?

Pour que le transistor fonctionne en régime linéaire, il faut le **mettre en conditions statiques** de fonctionnement linéaire : c'est le **rôle de la polarisation**.

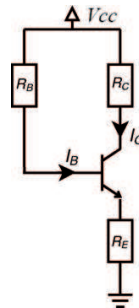
- Condition de fonctionnement du transistor en **régime linéaire** :  
 $\Rightarrow V_{BE} > 0$  et  $V_{CB} > 0$ .
- **Polarisation = Grandeurs continues et constantes** :
  - Capacités de liaison  $\Leftrightarrow$  circuit ouvert.
  - La polarisation ne permet pas de calculer l'amplification, on utilisera le modèle petits signaux.

# Polarisation d'un transistor bipolaire

## Polarisation par une résistance de base :

Méthode de détermination de la polarisation :

- Détermination de  $I_B$  :
- Détermination de  $I_C$  et  $V_{CE}$  :

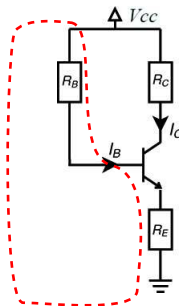


# Polarisation d'un transistor bipolaire

## Polarisation par une résistance de base :

Méthode de détermination de la polarisation :

- Détermination de  $I_B$  :  
On utilise la **maille de commande** (en rouge)
- Détermination de  $I_C$  et  $V_{CE}$  :



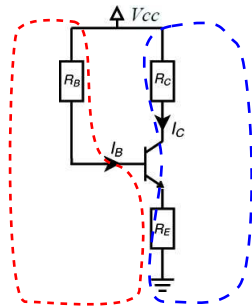


# Polarisation d'un transistor bipolaire

## Polarisation par une résistance de base :

Méthode de détermination de la polarisation :

- Détermination de  $I_B$  :  
On utilise la **maille de commande** (en rouge)
- Détermination de  $I_C$  et  $V_{CE}$  :  
On utilise la **maille de charge** (en bleu)



# Polarisation d'un transistor bipolaire

## Polarisation par une résistance de base :

$V_{CC} = 12V$ ,  $\beta = 250$ ,  $R_B = 160K\Omega$ ,  $R_E = 500\Omega$ ,  $R_C = 100\Omega$ .

- 1<sup>ère</sup> étape : détermination de  $I_B$

### Par le calcul

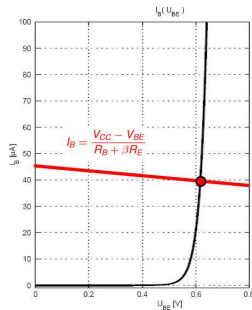
$$V_{CC} = R_B I_B + V_{BE} + R_E (I_B + I_C) \text{ où } I_C = \beta I_B$$

$$\Rightarrow I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \text{ On prend un modèle}$$

idéal du transistor :  $V_{BE} = 0.6V$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} = 40\mu A$$

### Graphiquement



# Polarisation d'un transistor bipolaire

## Polarisation par une résistance de base :

$$V_{CC} = 12V, \beta = 250, R_B = 185K\Omega, R_E = 500\Omega, R_C = 100\Omega.$$

- 2<sup>ème</sup> étape : détermination de  $I_C$  et  $V_{CE}$

### Par le calcul

On utilise la valeur de  $I_B$  calculée précédemment :

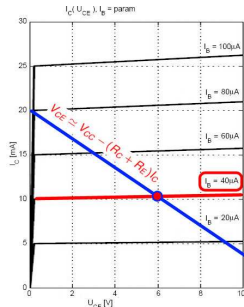
$$I_C = \beta I_B = 10mA$$

$$V_{CE} = V_{CC} - R_C I_C - R_E (I_B + I_C)$$

$$\Rightarrow V_{CE} \simeq V_{CC} - (R_C + R_E) I_C = 6V$$

⇒ droite de charge statique

### Graphiquement



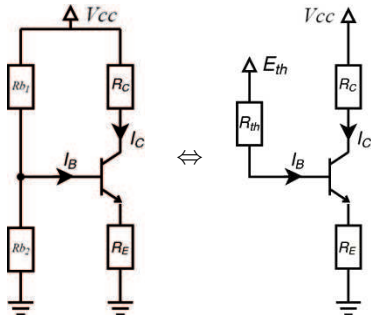
# Polarisation d'un transistor bipolaire

## Polarisation par un pont :

On applique le **théorème de Thévenin** pour se ramener au cas précédent.

$$E_{th} = V_{CC} \frac{R_{b2}}{R_{b2} + R_{b1}}$$

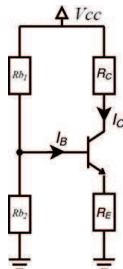
$$R_{th} = R_{b1} \parallel R_{b2}$$



# Stabilité de la polarisation d'un transistor bipolaire

## Stabilité de la polarisation :

- **Propriété nuisible** des bipolaires :  $\frac{\partial V_{BE}}{\partial T} \Big|_{I_E} < 0$   
La **tension**  $V_{BE}$  correspondant à un courant  $I_E$  fixé **diminue quand la température  $T$  augmente.**
- $R_E$  contribue à stabiliser le courant  $I_E$  :



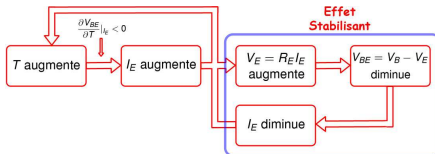
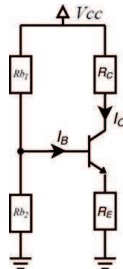
# Stabilité de la polarisation d'un transistor bipolaire

## Stabilité de la polarisation :

- **Propriété nuisible** des bipolaires :  $\frac{\partial V_{BE}}{\partial T} |_{I_E} < 0$

La **tension**  $V_{BE}$  correspondant à un courant  $I_E$  fixé **diminue** quand la **température**  $T$  **augmente**.

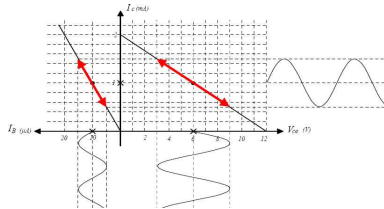
- $R_E$  **contribue à stabiliser le courant**  $I_E$  :



# Modèles petits signaux du transistor bipolaire

## Qu'est-ce qu'un modèle petits signaux ?

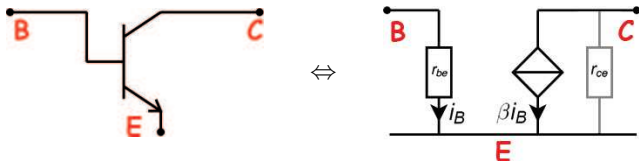
- Le modèle **petit signaux** correspond à la linéarisation du fonctionnement du transistor **autour de son point de polarisation**.



- Petit signaux = Grandeurs périodiques et centrées :**
  - Capacités de liaison  $\Leftrightarrow$  Fils.
  - Tension d'alimentation constantes  $\Leftrightarrow$  Masses.

# Modèle petits signaux (BF) du transistor bipolaire

- En amplification, on regarde les effets sur  $V_{CE}$  d'une **faible variation** de  $V_{BE}$  autour du point de polarisation.
- On utilise pour ce faire le **modèle (simplifié) petits signaux** du transistor :



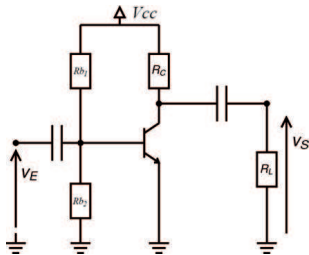
## • Paramètres du modèle :

- $r_{be}$  : résistance base-émetteur.
- $r_{ce}$  : résistance collecteur-émetteur (souvent négligée).
- $\beta$  : amplification en courant.
- Les capacités de jonctions sont négligées en BF.



# Modèle petits signaux (BF) du transistor bipolaire

**Application** : Déterminer le **schéma équivalent petits signaux** et le **gain en tension** dans le circuit suivant :

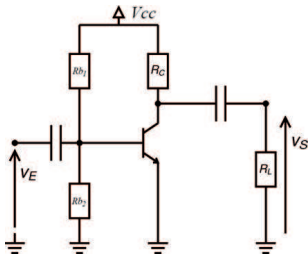


⇒ Schéma petits signaux du circuit

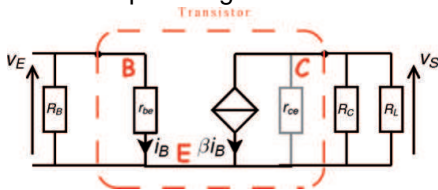
- $v_E = r_{be} i_B$  et  $v_S = -(R_C \parallel R_L) \beta i_B$
- ce qui donne :  $v_S = -\frac{\beta(R_C \parallel R_L)}{r_{be}} v_E$

# Modèle petits signaux (BF) du transistor bipolaire

**Application :** Déterminer le **schéma équivalent petits signaux** et le **gain en tension** dans le circuit suivant :



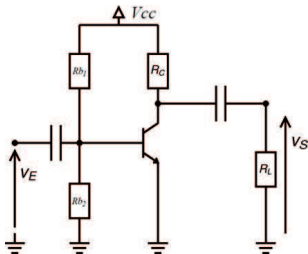
⇒ Schéma petits signaux du circuit



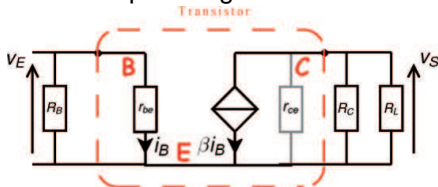
- $v_E = r_{be} i_B$  et  $v_S = -(R_C \parallel R_L) \beta i_B$
- ce qui donne :  $v_S = -\frac{\beta(R_C \parallel R_L)}{r_{be}} v_E$

# Modèle petits signaux (BF) du transistor bipolaire

**Application** : Déterminer le **schéma équivalent petits signaux** et le **gain en tension** dans le circuit suivant :



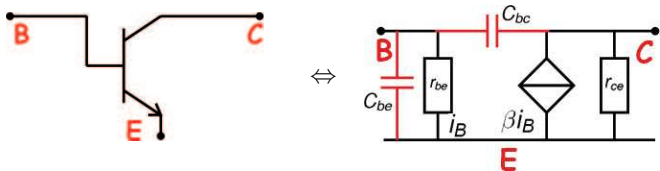
⇒ Schéma petits signaux du circuit



- $v_E = r_{be} i_B$  et  $v_S = -(R_C \parallel R_L) \beta i_B$
- ce qui donne :  $v_S = -\frac{\beta(R_C \parallel R_L)}{r_{be}} v_E$

# Modèle petits signaux (HF) du transistor bipolaire (1)

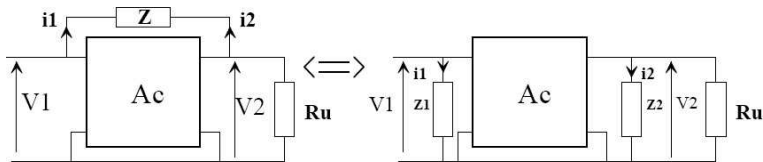
- En hautes fréquences ( $f_0 > 1\text{MHz}$ ), on ne peut plus négliger les capacités dues aux ZCE  $\Rightarrow$  on utilise pour ce faire le **modèle de Giacoletto** du transistor bipolaire :



- Spécificités du modèle de Giacoletto :
  - Rajout de deux condensateurs de jonction  $C_{bc}$  et  $C_{be}$ .
  - Inconvénient : l'entrée et la sortie ne sont plus découplées  $\Rightarrow$  calculs compliqués.

# Modèle petits signaux (HF) du transistor bipolaire (2)

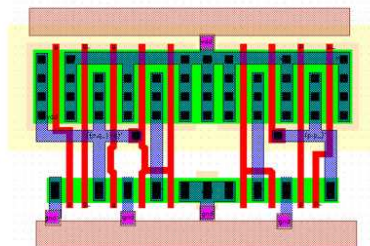
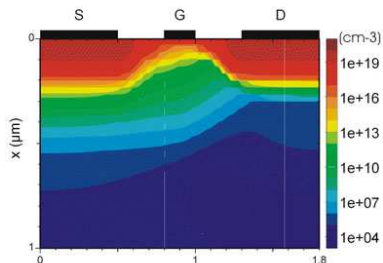
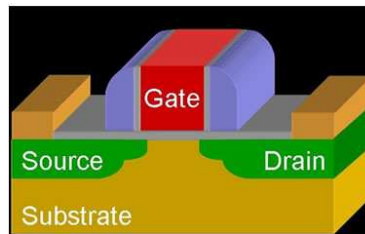
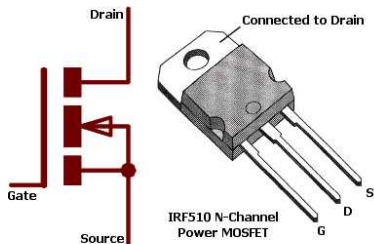
- Pour simplifier (en découplant) les calculs, on utilise le **théorème de Miller** :



$$\text{avec } \underline{Z}_1 = \frac{\underline{Z}}{1 - A_c} \quad \text{et} \quad \underline{Z}_2 = \frac{\underline{Z}}{1 - \frac{1}{A_c}}$$

- Application au transistor bipolaire : voir TD

# Les transistors MOSFET



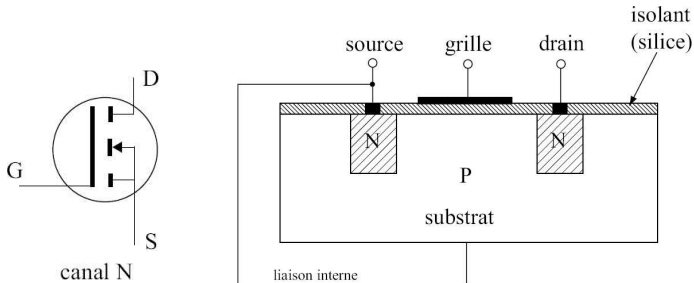
# Les transistors MOSFET

- **Inconvénients des transistors bipolaires :**
  - **Courant de base non nul**  $\Rightarrow$  consommation non nulle très problématique dans les portes logiques.
  - Risque d'**emballement thermique** (si  $R_E = 0$ ) :  $\frac{dV_{BE}}{dt} < 0$
  - **Pilotage en courant** (pas en tension)
- On souhaite **un autre type de transistor :**
  - A **consommation d'énergie très réduite** en commutation.
  - Pilotable en **tension**.
  - **Sans risque d'emballement thermique** (facteur secondaire...)
- $\Rightarrow$  **Il existe : le transistor MOSFET**

# Principe du transistor MOSFET (1)

Dans ce cours, on s'intéressera au NMOS uniquement, le PMOS étant identique par permutation des zones P et N.

- **NMOS :**

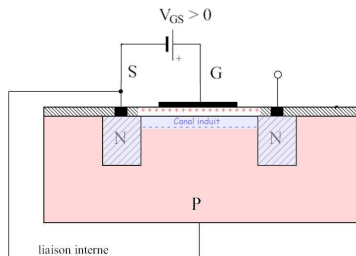


- Au repos, il n'y a pas de mouvement possible des électrons de D vers S.



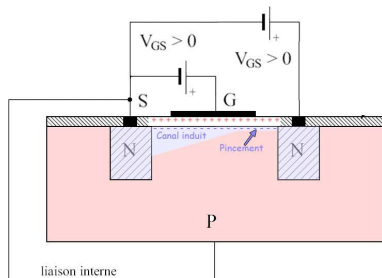
## Principe du transistor MOSFET (2)

- Lorsque  $V_{GS} > 0$ , on charge un condensateur constitué par la grille et le substrat P.
- Si la **tension est assez grande** ( $V_{GS} > V_T$ ), la densité d'électrons dans P due à  $V_{GS}$  est supérieure à celle des trous due au dopage P :  $\Rightarrow$  il y a **création d'un canal d'électrons** reliant le drain D à la source S.



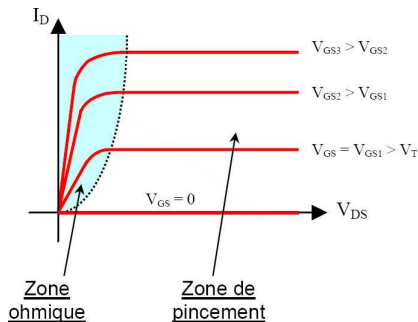
## Principe du transistor MOSFET (3)

- Plus  $V_{GS}$  est grande  $\Rightarrow$  canal plus large  $\Rightarrow$  résistance plus faible  
 $\Rightarrow$  **résistance dépendant de la tension  $V_{GS}$ .**
- Pour créer un courant entre D et S, il faut appliquer une tension  $V_{DS}$  :
  - Crée un mouvement d'électrons
  - Si  $V_{DS} > V_T - |V_{GS}| \Rightarrow$  pince le canal  $\Rightarrow$  **Courant  $I_D = cte$**



# Régimes de fonctionnement du transistor MOSFET

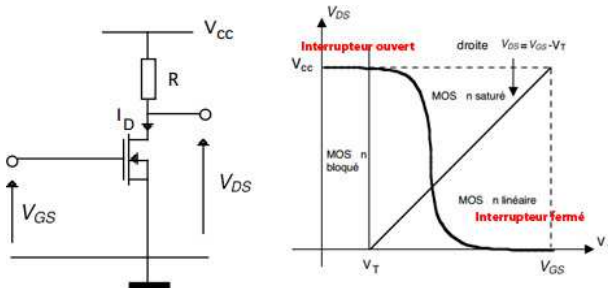
- **Transistor bloqué**  
⇒ **Interrupteur ouvert** :  
 $V_{GS} < V_T \Rightarrow I_D = 0$
- **Régime linéaire** (zone ohmique)  
⇒ **Interrupteur fermé avec résistance en série**  
 $V_{GS} > V_T$  et  $V_{DS} < V_T + \frac{I_D}{g_m}$
- **Transistor saturé** ⇒ Source de courant pilotée en tension :  
 $V_{GS} > V_T$  et  $V_{DS} > V_T + \frac{I_D}{g_m}$   
 $I_D = k (V_{GS} - V_T)^2$



# Transistor MOS en régime saturé

En passant de  $V_{GS} < V_{TH}$  à  $V_{GS} > V_{TH}$  avec  $V_{DS}$  suffisamment grand, le *MOSFET N* se comporte comme un interrupteur en série avec une résistance faible. En particulier si l'on travaille en binaire :

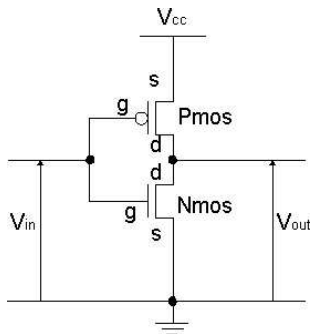
- Etat logique 0 :  $V_{GS} = 0 \Rightarrow V_{DS} = V_{CC}$ .
- Etat logique 1 :  $V_{GS} = V_{CC} \Rightarrow V_{DS} = 0$



Attention toutefois, l'état logique 1 ( $V_{DS} = V_{CC}$ ) est faible à cause de  $R$ .

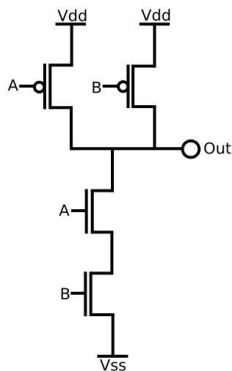
# L'inverseur CMOS

- Un NMOS permet de mettre une sortie à 0 efficacement.
- Un PMOS permet de mettre une sortie à 1 efficacement.
- En couplant les deux on obtient une structure capable de mettre efficacement une sortie à 0 ou à 1 : il s'agit de l'inverseur CMOS (*Complementary Metal Oxide Semiconductor*).



# Les portes logiques en technologie CMOS

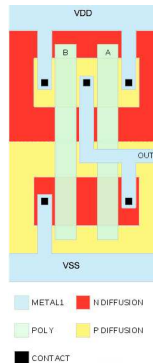
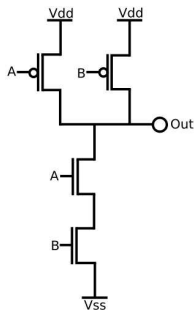
Porte logique *NON ET* :



- Lorsque les deux entrées sont à 1, les deux transistors *NMOS* du bas sont passants et les deux transistors *PMOS* du haut sont bloqués : la sortie vaut 0.
- Lorsque l'une des entrées est à 0, le transistor *NMOS* correspondant est bloqué et le transistor *PMOS* correspondant est passant : la sortie vaut 1.

# Les portes logiques en technologie CMOS

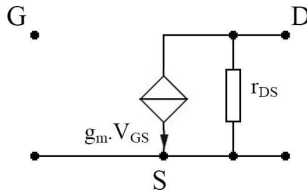
L'implantation des portes CMOS est très compacte :



On peut réaliser efficacement des circuits avec des millions de transistors.

# Le transistor MOSFET en amplification : modèle petits signaux (BF)

- En **amplification**, le MOS est utilisé en **source de courant** pilotée en tension (transistor saturé).
- On a le **modèle petits signaux basse fréquence** suivant :

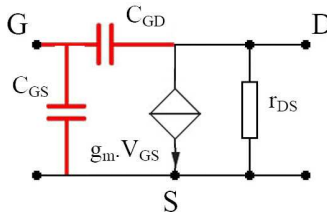


- **Remarques :**
  - L'**impédance d'entrée** est **infinie**  $\Leftrightarrow$  utile pour l'adaptation d'impédance.
  - **Consommation très faible** en commutation.
  - Le plus souvent, on prendra  $r_{DS} \simeq \infty \Rightarrow$  négligée.
  - $g_m$  est appelée **transconductance**.



# Le transistor MOSFET en amplification : modèle petits signaux (BF)

- En **Hautes fréquences**, on rajoute au modèle précédent des capacités parasites.  $\Rightarrow$  On obtient le **modèle petits signaux haute fréquence** suivant :



- Remarques :**
  - Les capacités rajoutées induisent un **couplage entre l'entrée et la sortie**.
  - On peut utiliser le **théorème de Miller** pour découpler le circuit.

# Avantages et inconvénients des MOSFET

## Avantages :

- Impédance d'entrée forte : permet de piloter plusieurs transistors à l'aide d'un seul  $\Rightarrow$  **porte logiques**.
- **Courant** consommé **au repos**  $\simeq 0$ .
- Puissance dissipée proportionnelle à la fréquence d'horloge.
- **Design compact**  $\Rightarrow$  intégrable à très grande échelle (VLSI : Very large scale integration).

## Inconvénients :

- **Très fragile** face à l'électricité statique ou aux erreurs de branchement.

# Questions ?

- Questions
- Contact : [vgies@hotmail.com](mailto:vgies@hotmail.com)